

Московский государственный технический университет
имени Н.Э. Баумана

ПРОЕКТИРОВАНИЕ УЗЛОВ ЦИФРОВОЙ ЭЛЕКТРОННОЙ ТЕХНИКИ

Методические указания к выполнению
домашних заданий по курсу
«Электротехника и электроника»

Под редакцией И.А. Ломова

Москва
Издательство МГТУ им. Н.Э. Баумана
2009

ВВЕДЕНИЕ

Важнейшим средством построения автоматов, управляющих различными техническими и технологическими процессами, является электронная техника. Большими возможностями обладает цифровая электронная техника, оперирующая с представлением информации в виде цифровых электрических сигналов.

Основу элементной базы современной цифровой электронной техники составляют интегральные микросхемы (ИС) — типовые узлы с определенными функциональными свойствами. Такая элементная база определяет подход к разработке электронных устройств как к совокупности отдельных функциональных узлов.

Рассматриваемые в домашних заданиях комбинационные и последовательностные устройства на ИС малой и средней степени интеграции, а также микропроцессорная система являются основными типами объединения микросхем, отвечающих функциональным потребностям автоматов управления процессами.

Цель выполнения домашних заданий — ознакомление с проектированием типовых устройств цифровой электронной техники. Представлены данные из каталогов цифровых микросхем, приведены правила выполнения работ по проектированию и основные требования к оформлению конструкторской документации.

ДОМАШНИЕ ЗАДАНИЯ

З а д а н и е 1. Спроектировать комбинационное устройство цифровой электронной техники для автомата управления технологической операцией.

На вход устройства поступают однозарядные сигналы X_3 , X_2 , X_1 от датчиков. На выходе устройства формируется сигнал P , используемый для управления некоторым исполнительным механизмом. Значение $P = 1$ соответствует сочетаниям входных сигналов X_3 , X_2 , X_1 , десятичные коды которых указаны в приложении (варианты заданий). Для остальных сочетаний $P = 0$.

При выполнении задания необходимо следующее.

1. Изобразить проектируемое устройство как функциональный блок, указать входные и выходные сигналы. Составить таблицу

истинности связи сигналов. Записать соответствующее логическое уравнение в совершенной дьюнктивной нормальной форме (СДНФ).

2. Минимизировать логическое уравнение. Рассчитать по этому уравнению значение P для всех сочетаний входных сигналов. Изобразить логическую схему проектируемого устройства.

3. Перевести минимизированное уравнение в базис И–НЕ. На основе этого уравнения построить электрическую принципиальную схему.

4. Определить быстродействие проектируемого устройства.

5. Разработать печатную плату и выполнить ее чертеж.

З а д а н и е 2. Спроектировать последовательностное устройство цифровой электронной техники для автомата управления технологическим процессом.

Последовательностное устройство – счетчик с произвольным порядком счета. На его вход сначала подается сигнал начальной установки (НУ), затем импульсы C , переводящие счетчик в последующие состояния. Выходными сигналами устройства являются $Q3$, $Q2$ и $Q1$. Их значения определяют положение (включенное и отключенное) трех органов производственного автомата на каждом такте выполнения технологической операции.

Последовательность сочетаний сигналов $Q3$, $Q2$, $Q1$ как десятичных кодов задана в вариантах заданий. Первое сочетание должно устанавливаться после сигнала начальной установки.

При выполнении задания необходимо следующее.

1. Изобразить проектируемое устройство как функциональный блок, указать входные и выходные сигналы. Составить таблицу состояний проектируемого устройства, в которой должны быть представлены входные и выходные сигналы. Обосновать количество необходимых для построения триггеров JK или D , как указано в вариантах заданий.

2. Выполнить проектирование, для чего построить таблицы переходов счетчика и управляющих сигналов триггеров. Осуществить минимизацию для построения комбинационных схем управления триггерами.

3. Записать уравнения функционирования счетчика.

4. Рассчитать по уравнениям и представить в таблице значения входных и выходных сигналов триггеров после сигнала начальной

установки и всех заданных импульсов перехода к последующим состояниям. Построить соответствующие графики.

5. Изготовить комплект конструкторской документации на проектируемое устройство как на сборочную единицу: спецификацию, сборочный чертеж, электрическую принципиальную схему, чертеж платы.

ПРАВИЛА ВЫПОЛНЕНИЯ ЭЛЕКТРИЧЕСКОЙ СХЕМЫ

Электрические схемы (их несколько видов) определены ГОСТ 2.701–84. Электрическая принципиальная схема включает в себя все применяемые в рассматриваемом устройстве электрические элементы и линии связи между ними. Правила выполнения описаны в ГОСТ 2.702–75. Электрические схемы для устройств цифровой электронной техники также представлены в ГОСТ 2.751–73.

Выполнение электрической принципиальной схемы завершает этап электротехнического проектирования и служит основой для составления конструкторской документации на проектируемое изделие.


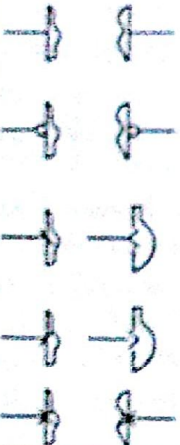


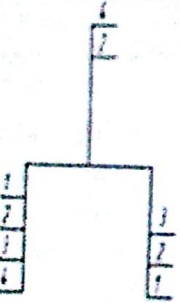
В электрической схеме применяемые изделия указывают в условных графических обозначениях. Если они для включенного и отключенного состояний различны, то в схеме их указывают для отключенного состояния. Условные графические обозначения элементов и их размеры определены стандартами ЕСКД, изделий цифровой электронной техники – ГОСТ 2.743–82. Некоторые из них приведены в табл. 1.

Допускается все обозначения пропорционально уменьшать или увеличивать, поворачивать на угол 90° или изображать зеркально по отношению к приведенному в стандарте.

Всем элементам схемы присваивают позиционные обозначения по ГОСТ 2.710–81. Например, R – резистор, C – конденсатор, S – ключ, X – разъем, V – полупроводниковый прибор, DA – микросхема аналоговая, DD – микросхема цифровая, логическая. Позиционное обозначение указывает на вид элемента и содержит его порядковый номер в схеме, например $DD5$.

Таблица 1

Условные графические изображения

Обозначение	Наименование	ГОСТ
	Логические элементы и интегральные микросхемы	2.743-82
	Указатели выводов: Прямой статический Инверсный статический Вход управления по  Вход управления по  Вывод, не несущий логической информации	2.743-82
	Линия групповой электрической связи	2.751-73

Порядковые номера элементам присваивают, начиная с единицы, последовательно преимущественно слева направо и сверху вниз. Позиционные обозначения проставляют на схеме около условного обозначения элемента над ним или с правой стороны.

Линии связи между элементами изображают, как правило, горизонтальными и вертикальными отрезками с расстоянием между ними не менее 3 мм. Количество изломов и пересечений должно быть минимальным. Рекомендуемая толщина линий связи и графических обозначений составляет 0,3–0,4 мм.

Если линии связи затрудняют чтение схемы, их можно оборвать, закончив стрелкой. При этом необходимо указать обозначение или наименование, присвоенное этой линии, или номер вывода элемента.

При изображении схем цифровой электронной техники по ГОСТ 2.751–73 используют линии групповой связи. Они обозначают группу линий связи, не соединенных между собой электрически. Эти линии выполняют вдвое толще одиночных линий связи. Каждой линии, входящей в линию групповой связи, на обоих концах (при разветвлении на всех концах) присваивают один номер.

Все линии схемы подразделяют на входные и выходные. Для общей схемы входные линии изображают с левой стороны листа или сверху, выходные – на правой стороне или внизу. Для элементов входные преимущественно слева, выходные – справа.

Условные графические обозначения элементов цифровых электронных устройств и их выводов приведены в табл. 1. Примеры изображения их по каталогу представлены на рис. 1 и 2.

Все надписи на схеме, на линиях связи, около условных графических обозначений и внутри них выполняют основным шрифтом по ГОСТ 2.304–81.

Электрическая принципиальная схема должна сопровождаться перечнем по ГОСТ 2.702–75. При большом числе элементов их перечень элементов представляет собой текстовый документ. Перечень элементов можно помещать в виде таблицы на самой электрической принципиальной схеме. Часто его выполняют как сопроводительную надпись к схеме внизу или справа. В перечне элементов указывают позиционное обозначение, номер по каталогу и наименование. Если этих элементов два и более, указывают их количество.

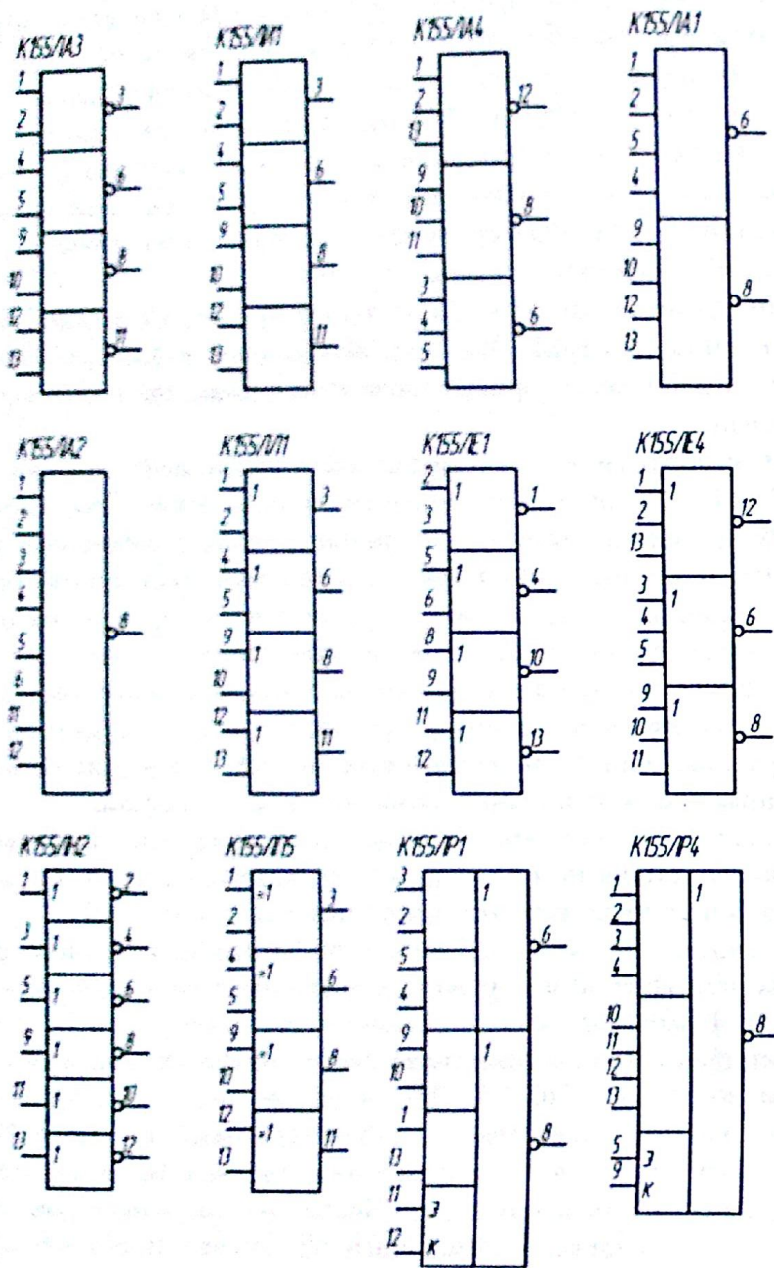


Рис. 1. Примеры комбинационных цифровых устройств и обозначений их выводов

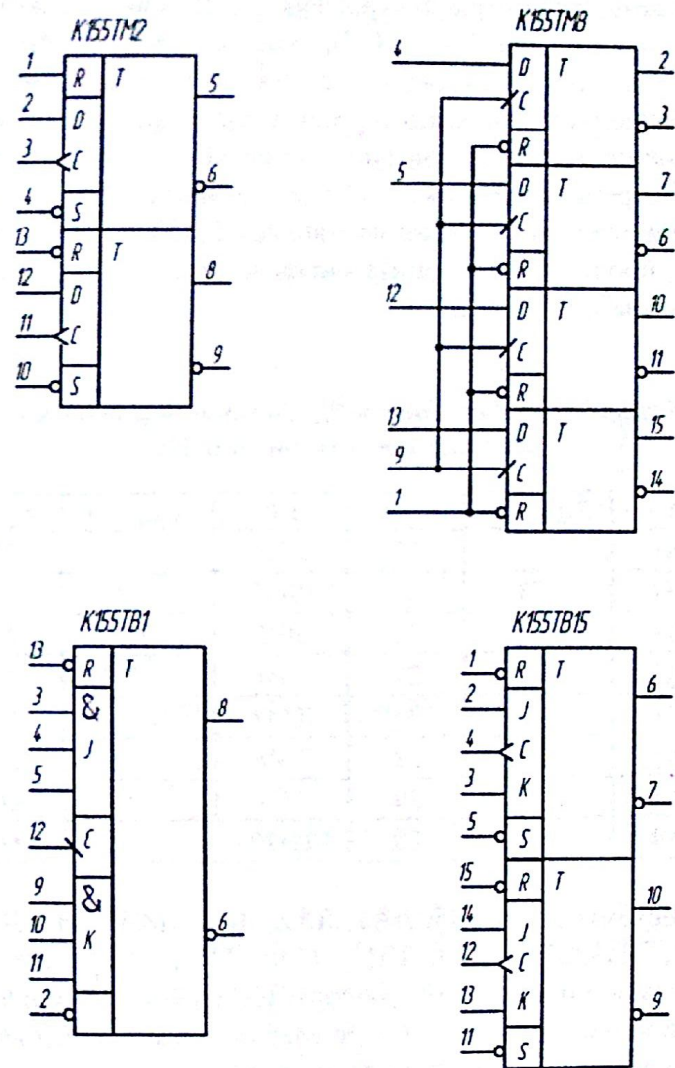


Рис. 2. Примеры последовательности цифровых электронных устройств и обозначений их выводов

ЭЛЕМЕНТНАЯ БАЗА

При проектировании устройств промышленной автоматики наиболее часто применяют микросхемы ТТЛ серии 155. Основные электрические параметры микросхем ТТЛ: при высоком уровне сигнала – в интервале 2,4...5,0 В, при низком – не более 0,4 В. Входной ток низкого уровня составляет +1,6 мА, высокого – 0,04 мА. Выходной ток низкого уровня достигает 1,6 мА, высокого уровня – не определен. Коэффициент разветвления по выходу равен 10. Потребляемая микросхемами мощность $P_{\text{потр}}$ указана в табл. 2. Напряжение питания составляет 5,0 В \pm 10 %. Время задержки $t_{\text{зд}}$ прохождения фронта сигнала через один элемент микросхемы указано в табл. 2.

Таблица 2

Потребляемая мощность $P_{\text{потр}}$ и время $t_{\text{зд}}$ задержки распространения сигнала ИС

ИС	$P_{\text{потр}}$, мВт	$t_{\text{зд}}$, нс	ИС	$P_{\text{потр}}$, мВт	$t_{\text{зд}}$, нс
ЛН1	–	27	ЛЕ4	–	22
ЛН1	173	22	ЛП5	262	30
ЛЛ1	–	22	ЛР1	73	22
ЛА1	–	27	ЛР4	53	22
ЛЕ1	–	22	ТМ2	150	60
ЛА2	26	33	ТМ8	–	35
ЛА3	110	29	ТВ1	100	60
ЛА4	80	29	ТВ15	–	60

Микросхемы серии 155: ЛА1, ЛА2, ЛА3, ЛА4, ЛН1, ЛЛ1, ЛЕ1, ЛЕ4, ЛН2, ЛП5, ЛР1, ЛР4, ТМ2, ТМ8, ТВ1, ТВ15 выполняют в 14-выводном корпусе 201.14. Выводы ИС нумеруют относительно ключа (выемки в корпусе), на виде сверху – против часовой стрелки. Чертеж корпуса 201.14 приведен на рис. 3.

Напряжение питания +5 В подключают к выводу 14. Вывод 7 является общим как для минуса напряжения питания, так и для всех напряжений передачи сигналов.

Микросхемы ТМ8 и ТВ15 выполнены в 16-выводном корпусе 201.16.

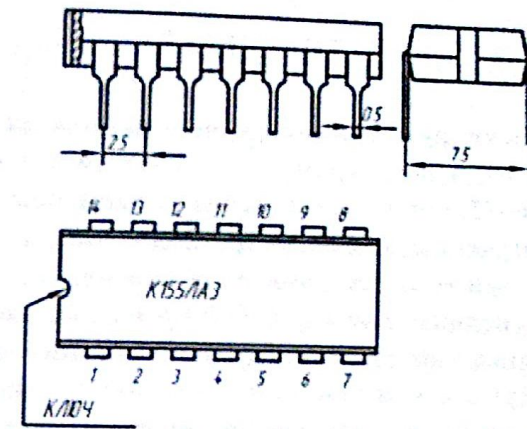


Рис. 3. Чертеж корпуса 201.14

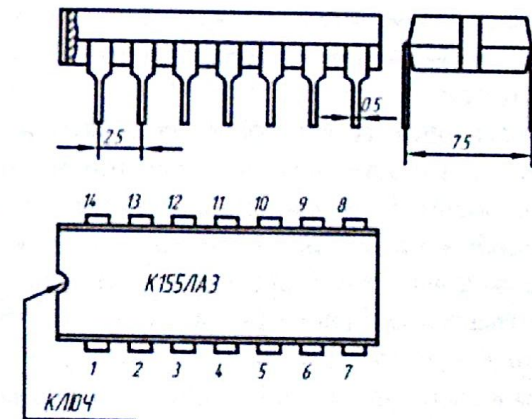


Рис. 4. Чертеж соединительной РМ-В-вилки

Для электрического соединения элементов, расположенных на печатной плате, с внешними устройствами применяют соединители, которые также являются стандартными.

При выполнении заданий рекомендуется использовать соединитель РМ-В-вилка, устанавливаемый на плате. Его внутренние выводы располагаются в отверстиях платы под корпусом соединителя. Шаг равен 2,5 мм (рис. 4).

ПЕЧАТНАЯ ПЛАТА

Основным конструкционным узлом электронных приборов и устройств является плата. Термины по печатным платам определены ГОСТ 20406-75, общие технические условия описаны в ГОСТ 23752-79. Печатная плата как конструкция – это пластина с установленными на ней микросхемами, резисторами, соединителями и др. Их выводы соединяют между собой проводниковыми дорожками в соответствии с электрической принципиальной схемой.

Печатная плата как деталь – это пластина изолирующего материала с отверстиями под устанавливаемые элементы. Расстояния между отверстиями кратны шагу выводов микросхем. Отверстия располагают в центре контактных площадок, которые, как правило, имеют круглую форму. На обеих сторонах платы помещают удерживающиеся на клею медные проводниковые дорожки. Они соединяют контактные площадки между собой в соответствии с электрической схемой.

Технологически процесс изготовления печатной платы (детали) заключается в обработке исходной изоляционной пластины с нанесенными по обеим сторонам сплошными медными листами. Машинным способом на медные поверхности по конфигурации площадок и дорожек наносится защитный слой краски. Далее пластина проходит травление в растворе кислоты. При этом вся медь, кроме защищенной краской, переходит в раствор. В дальнейшем краска удаляется и сверлением выполняются отверстия.

Существуют и другие конструкции и технологии изготовления плат. Сборочная операция изготовления платы (конструкции) заключается в установке элементов, проводников в переходные отверстия с одной стороны на другую и соединении пайкой их выводов с контактными площадками.

КОНСТРУКТОРСКАЯ ДОКУМЕНТАЦИЯ

Комплект конструкторской документации на плату как сборочную единицу должен отвечать требованиям ЕСКД.

На стадии разработки рабочей документации обязательными по ГОСТ 2.102-68 являются документы: чертежи деталей, сбороч-

ный чертеж и спецификация. Чертеж электрической принципиальной схемы включают в комплект при проектировании устройств, имеющих электрическую часть, как это предусмотрено заданиями.

Основные правила выполнения чертежей печатных плат определены ГОСТ 2.417-78.

Размеры каждой стороны печатной платы по ГОСТ 10317-79 должны быть кратными: 2,5 при длине до 100 мм; 5 при длине до 350 мм; 10 при длине до 470 мм. Соотношение размеров сторон печатной платы должно быть не более 3:1. Допуски на линейные размеры предусматривают по ГОСТ 25346-82 и ГОСТ 25347-82. Соединитель может находиться на длинной или короткой стороне.

Чертеж рекомендуется выполнять в масштабе 2:1. Для двусторонних плат указывают две проекции. Одну из них помечают как сторону расположения элементов соответствующей надписью над изображением. Для указания размещений отверстий и проводниковых дорожек поле печатной платы на каждой из проекций покрывают тонкими линиями прямоугольной координатной сетки. Шаг равен 2,5 мм. Линии нумеруют от левого нижнего угла стороны расположения элементов.

Отверстия выполняют только в узлах координатной сетки. Ориентировка микросхем горизонтальная или вертикальная.

На оборотной стороне контактную площадку первого вывода микросхемы выполняют, например, прямоугольной формы, в отличие от остальных, имеющих круглую форму.

Рядом с местом расположения микросхем указывают их наименования по электрической принципиальной схеме. Надписи наносят краской или травлением, как и дорожек при изготовлении платы.

Проводниковые дорожки в основном располагают на оборотной стороне, преимущественно по линиям координатной сетки на свободном поле или под корпусами микросхем. Дорожки могут переходить с одной стороны на другую, но не пересекаться. Для перехода выполняют отверстие с контактными площадками на обеих сторонах. Следует иметь в виду, что большинство соединителей имеет конструкцию, допускающую пайку только с обратной стороны корпуса. Микросхемы такого ограничения не имеют.

Чертеж печатной платы сопровождается записью технических требований:

- 1) шага координатной сетки;

2) диаметра и количества отверстий (если диаметры отверстий разные, то и на чертеже и при записи в технических требованиях их указывают в условном обозначении частичным затушевыванием);

3) способов выполнения надписей на плате (по ГОСТ 2.417-78).

Примечание. Чертеж печатной платы задания 1 показан ниже, на рис. 9, задания 2 – на рис. 17, 19.

Сборочный чертеж на плату отражает взаимное расположение микросхем, соединителя и др. В изображениях микросхем помещают расположение ключа. Все элементы, в том числе и печатная плата, должны иметь маркировку позиций, наносимых вне поля изделия. Около элементов микросхем помещают их позиционные обозначения по электрической принципиальной схеме, предусмотренные в чертеже платы (детали). На чертеже проставляют габаритные размеры.

Примечание. Сборочный чертеж по расчетам, приведенным в задании 2, показан на рис. 18.

Спецификация, как один из документов конструкторской документации, определена ГОСТ 2.108-68.

В графу «Поз» вносят позиции элементов и деталей сборочного чертежа, в графу «Обозначение» – обозначения изделий и соответствующих им чертежей по ГОСТ 2.201-80. Они имеют буквенно-цифровой код с разделительными точками. Допустимо обозначение: ФН7.2. 000000.001., отражающее индекс кафедры «Электротехника и промышленная электроника», индекс читаемого курса и первый порядковый регистрационный номер. Обозначению сборочного чертежа присваивают индекс СБ, схемы электрической принципиальной – ЭЗ, спецификации – СП.

В графе «Примечания» указывают дополнительную информацию, в частности, позиционные обозначения по электрической принципиальной схеме.

Примечание. Пример выполнения спецификации по заданию 2 приведен на рис. 17.

ПРИМЕРЫ ОФОРМЛЕНИЯ ЗАДАНИЙ

Отчет по заданию должен быть выполнен в виде расчетно-пояснительной записки с этапами проектирования и содержать чертежи схем, конструкторскую документацию.

В записке необходимо привести текст задания, условно изобразить проектируемое устройство как функциональный блок с указанием входных и выходных сигналов. Записать таблицу связи этих сигналов, представить описание этапов выполнения работы.

Задание 1. Спроектировать комбинационное устройство цифровой электронной техники для автомата управления технологической операцией.

На входы комбинационного устройства поступают входные сигналы от трех датчиков. На выходе формируется выходной сигнал P , равный 1 при десятичных кодах входных величин 0, 2, 3, 7. При остальных кодах $P = 0$.

Задание выполняют в следующем порядке.

1. Представление проектируемого устройства как функционального блока. Проектируемое комбинационное устройство как функциональный блок с входными и выходными сигналами и таблица истинности их связи показаны на рис. 5.

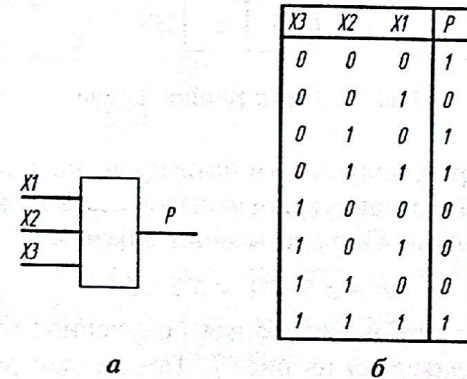


Рис. 5. Функциональный блок проектируемого комбинационного устройства (а) и таблица истинности (б)

Логическое уравнение, связывающее входные и выходные сигналы в СДНФ, имеет вид

$$P = \overline{X_3} \cdot \overline{X_2} \cdot \overline{X_1} \vee \overline{X_3} \cdot X_2 \cdot \overline{X_1} \vee \overline{X_3} \cdot X_2 \cdot X_1 \vee X_3 \cdot X_2 \cdot X_1$$

2. Минимизация логического уравнения. Для выполнения тождественных преобразований, приводящих логическое уравнение в СДНФ к минимизированной дизъюнктивной нормальной форме (ДНФ), используют карту Карно – Вейча.

В карте по адресам ее ячеек расставляют нули и единицы из таблицы истинности. Соседние единицы объединяют. Объединения могут охватывать две, четыре и восемь ячеек. Одна и та же единица может входить в несколько объединений. Чем меньше объединений и чем они крупнее, тем эффективнее минимизация.

В минимизированное уравнение вместо элементарных конъюнкций СДНФ записывают конъюнкции адресов объединений и элементарные конъюнкции единиц, объединить которые не удалось.

Карта Карно – Вейча, соответствующая таблице истинности, показана на рис. 6.

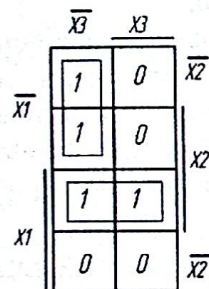


Рис. 6. Карта Карно–Вейча

Используя карту, получим минимизированное логическое уравнение, описывавшее заданную логическую связь между входными и выходными сигналами. Оно оказывается в базисе НЕ, И, ИЛИ:

$$P = \overline{X3} \cdot \overline{X1} \vee X2 \cdot X1$$

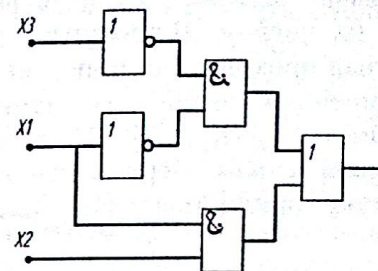
Логическая схема, реализующая полученное минимизированное уравнение, приведена на рис. 7. Там же дан расчет значений выходных сигналов по минимизированному уравнению.

3. Построение электрической принципиальной схемы. Устройство может выполняться на любых приведенных в каталогах электронной промышленности микросхемах. Желательно, чтобы количество микросхем было минимальным и обеспечивало заданное функционирование устройства. При небольшом числе элементов в логической схеме такой результат дает перевод их в единый базис.

Выполним схему на основе уравнения в базисе И–НЕ.

Преобразуем минимизированное уравнение, вводя двойную инверсию и пользуясь теоремой Де Моргана:

$$P = \overline{\overline{\overline{X3} \cdot \overline{X1}} \vee \overline{\overline{X2 \cdot X1}}} = \overline{X3 \cdot X1} \cdot \overline{X2 \cdot X1}$$



$X3$	$X2$	$X1$	$\overline{X3} \cdot \overline{X1} \vee X2 \cdot X1 = P$
0	0	0	$1 \cdot 1 \vee 0 \cdot 0 = 1$
0	0	1	$1 \cdot 0 \vee 0 \cdot 1 = 0$
0	1	0	$1 \cdot 1 \vee 1 \cdot 0 = 1$
0	1	1	$1 \cdot 0 \vee 1 \cdot 1 = 1$
1	0	0	$0 \cdot 1 \vee 0 \cdot 0 = 0$
1	0	1	$0 \cdot 0 \vee 0 \cdot 1 = 0$
1	1	0	$0 \cdot 1 \vee 1 \cdot 0 = 0$
1	1	1	$0 \cdot 0 \vee 1 \cdot 1 = 1$

Рис. 7. Логическая схема (а), расчет значений выходных сигналов (б)

Электрическая принципиальная схема, реализующая преобразованное логическое уравнение в базисе И–НЕ, представлена на рис. 8.

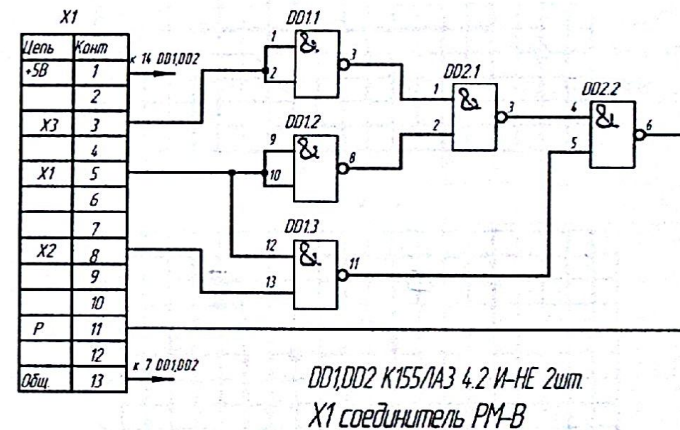


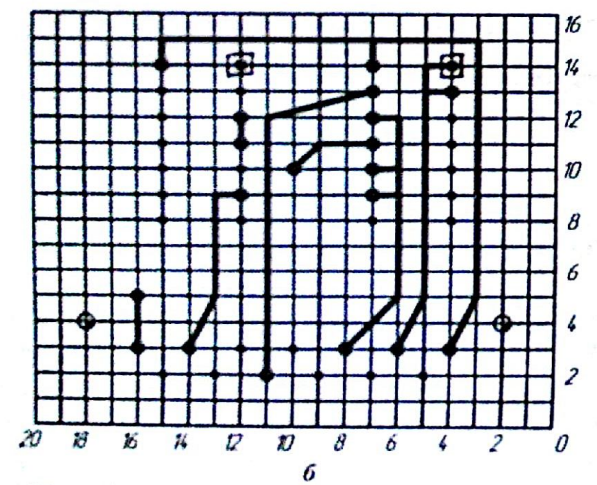
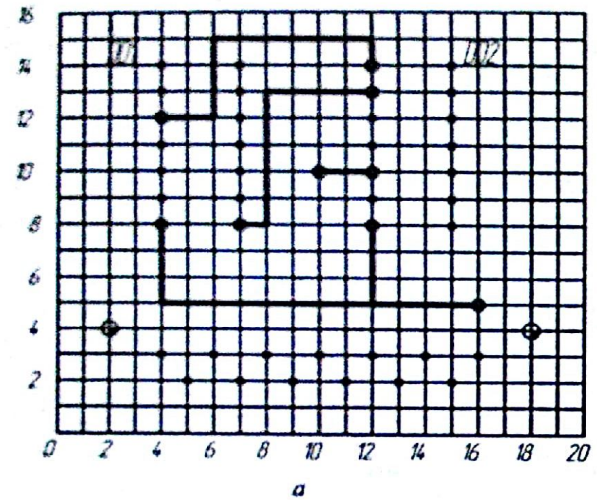
Рис. 8. Электрическая принципиальная схема

4. Расчет быстродействия комбинационного устройства. Быстродействие проектируемого устройства оценивается временем задержки распространения фронта сигнала от входов до выхода. Оно зависит от времени как задержки сигнала в каждом элементе применяемых микросхем, так и переходного процесса заряда-разряда емкости проводов связи между элементами. Указанное в табл. 2 время задержки для каждого элемента соответствующих микросхем определяет некоторое их конструктивное расположение на плате (значения ориентировочные).

Возможно различное число элементов в разных путях распространения сигнала от входов до выхода. В этом случае время за-

держки устройства оценивают суммой задержек на отдельных элементах по пути с наибольшим их числом. В проектируемом устройстве (см. рис. 8) входной сигнал проходит по линии, включающей три последовательно соединенных логических элемента К155ЛАЗ, следовательно, можно записать $t_{з.р} = t_{з.р.1} = 29 \cdot 3 = 87$ нс.

5. *Выполнение чертежа печатной платы.* Чертеж печатной платы, реализующей электрическую принципиальную схему, представлен на рис. 9.



1 Шаг координатной сетки 2,5 мм
 2 Обозначения: ● — 118 мм 4,3 шт. ○ — 130 мм 2 шт.
 3 Надписи выполнять проволочным шрифтом 2,5 НО 010 007

Рис. 9. Чертеж печатной платы:

а — сторона расположения элементов; б — обратная сторона

З а д а н и е 2. Спроектировать последовательностное устройство — счетчик с произвольным порядком счета для автомата управления технологическим процессом.

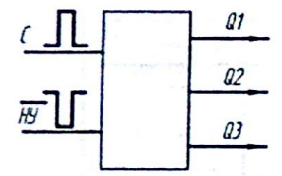
Входные сигналы: НУ — начальная установка и С — переход к очередному состоянию.

Выходные сигналы: Q3, Q2, Q1. Десятичные коды последовательности выходных сигналов Q: 1, 0, 3, 2, 6, 7, 5. Первый код указывает исходное состояние выходов.

Счетчик должен осуществлять циклический счет в соответствии с заданной последовательностью выходных сигналов. Задание выполняют в таком порядке.

1. *Представление проектируемого устройства как функционального блока.* Проектируемое последовательностное устройство как функциональный блок и заданная таблица состояний показаны на рис. 10.

Заданное устройство должно иметь семь состояний. Выбрать два триггера нельзя, так как они обеспечат только четыре состояния. Три триггера обеспечивают до восьми состояний. Выбираем для построения три JK-триггера.



Номер	С	Q3	Q2	Q1
исх 1	—	0	0	1
2	1	0	0	0
3	1	0	1	1
4	1	0	1	0
5	1	1	1	0
6	1	1	1	1
7	1	1	0	1

а — функциональный блок (а), таблица состояний (б)

2. *Проектирование с использованием табличного метода.* Таблицу переходов счетчика строят на основе таблицы состояний. В ней каждому состоянию сигналов Q3, Q2 и Q1 записывают в строку их переходы к последующему состоянию.

Для заданной таблицы состояний (рис. 10, б) таблица переходов указана на рис. 11.

Q3	Q2	Q1	Q3' — Q3 ^{t+1}	Q2' — Q2 ^{t+1}	Q1' — Q1 ^{t+1}
0	0	1	0	0	1
0	0	0	0	0	0
0	1	1	0	1	1
0	1	0	0	1	0
1	1	0	1	1	0
1	1	1	1	1	1
1	0	1	1	0	1

Рис. 11. Таблица переходов

Таблица переходов позволяет построить таблицу управляющих сигналов, применяемых в проектируемом устройстве триггеров. Для этого используют характеристические таблицы триггеров JK или D (рис. 12). Эти таблицы описывают свойства управляемости триггеров: какие управляющие сигналы необходимо подать, чтобы обеспечить требуемый переход. Звездочкой помечены сигналы 0 или 1, в любом случае обеспечивающие переход.

J'	K'	Q1' — Q1 ^{t+1}
0	*	0 — 0
1	*	0 — 1
*	1	1 — 0
*	0	1 — 1

а

D'	Q1' — Q1 ^{t+1}
0	0 — 0
1	0 — 1
0	1 — 0
1	1 — 1

б

Рис. 12. Характеристические таблицы JK-триггера (а); D-триггера (б)

Таблица управляющих сигналов триггеров проектируемого счетчика также показана на рис. 13. В ней вместо переходов записаны соответствующие управляющие сигналы, обеспечивающие эти переходы. Таблица управляющих сигналов является таблицей истинности комбинационных схем выработки сигналов J и K для каждого из триггеров по сигналам Q (рис. 13).

Q3	Q2	Q1	J3'	K3'	J2'	K2'	J1'	K1'
0	0	1	0	*	0	*	*	1
0	0	0	0	*	1	*	1	*
0	1	1	0	*	*	0	*	1
0	1	0	1	*	*	0	0	*
1	1	0	*	0	*	0	1	*
1	1	1	*	0	*	1	*	0
1	0	1	*	1	0	*	*	0

Рис. 13. Таблица управляющих сигналов триггеров

Для трех входных сигналов таблица истинности, а соответственно и карта Карно – Вейча должны иметь восемь строк и восемь ячеек. Не используемое в управлении автоматом состояние в картах для минимизации, в данном случае сочетание 100, также помечено звездочкой. Никогда не возникающее состояние можно записать как 1 и использовать его для более эффективной минимизации. Соответствующие карты показаны на рис. 14.

3. Представление уравнений функционирования счетчика:

$$Q3^{t+1} = \overline{Q3}' \cdot J3' \vee Q3' \cdot \overline{K3}',$$

$$J3' = Q2' \cdot \overline{Q1}',$$
(5)

$$K3' = \overline{Q2}',$$

$$Q2^{t+1} = \overline{Q2}' \cdot J2' \vee Q2' \cdot \overline{K2}',$$

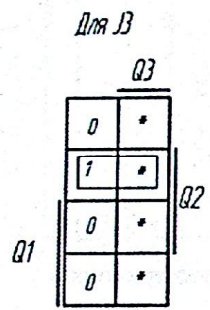
$$J2' = \overline{Q1}',$$

$$K2' = Q3' \cdot Q1',$$

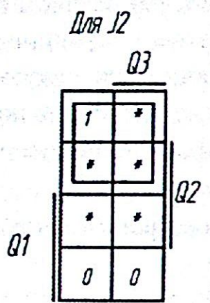
$$Q1^{t+1} = \overline{Q1}' \cdot Q1' \vee Q1' \cdot \overline{K1}',$$
(5)

$$J1' = \overline{Q3' \oplus Q2'},$$

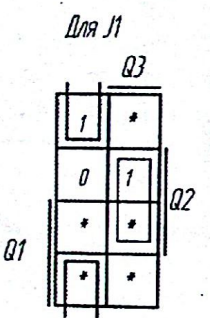
$$K1' = Q3'.$$



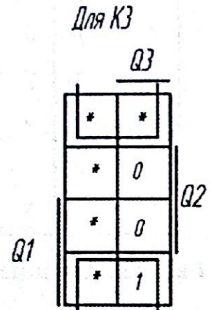
$$B = Q2 \cdot \overline{Q1}$$



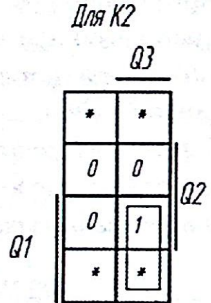
$$J2 = \overline{Q1}$$



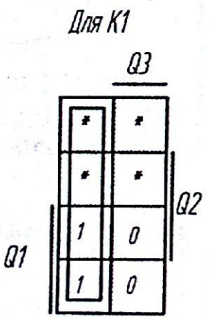
$$J1 = \overline{Q3} \cdot \overline{Q2} \vee \overline{Q3} \cdot Q2 = \overline{Q3} \oplus \overline{Q2}$$



$$K3 = \overline{Q2}$$



$$K2 = Q3 \cdot Q1$$



$$K1 = \overline{Q3}$$

Рис. 14. Карты Карно – Вейча для трех входных сигналов

Выбираем микросхемы триггеров К155ТВ15 – два *JK*-триггера. По результатам минимизации строим электрическую принципиальную схему (рис. 15). Так как она входит в комплект конструкторской документации, ее необходимо соответствующим образом оформить.

4. *Расчет значений входных и выходных сигналов.* Значения сигналов Q, J и K после сигнала начальной установки и с помощью сигнала перехода к последующим состояниям рассчитаны с помощью уравнений функционирования счетчика. Результаты расчета сведены в таблицу и представлены на рис. 16. Соответствующие графики изображены там же.

Быстродействие счетчика как время задержки от поступления на вход соответствующего фронта сигнала C до установления сигнала Q может быть рассчитано по данным табл. 2 и электрической принципиальной схеме.

В данном задании предполагается, что такты поступления сигнала C перехода к новому состоянию определяются интервалами времени, необходимыми для выполнения технологических операций в установке, т. е. составляют единицы или десятки секунд. Они несоизмеримо больше времени задержки прохождения сигнала в электронном устройстве, поэтому в графиках (см. рис. 16, б) время задержки принято равным нулю.

5. *Комплект конструкторской документации* включает спецификацию, сборочный чертеж, электрическую принципиальную схему и чертеж печатной платы. Спецификация для разработанного последовательного устройства приведена на рис. 17; сборочный чертеж – на рис. 18; чертеж печатной платы – на рис. 19.

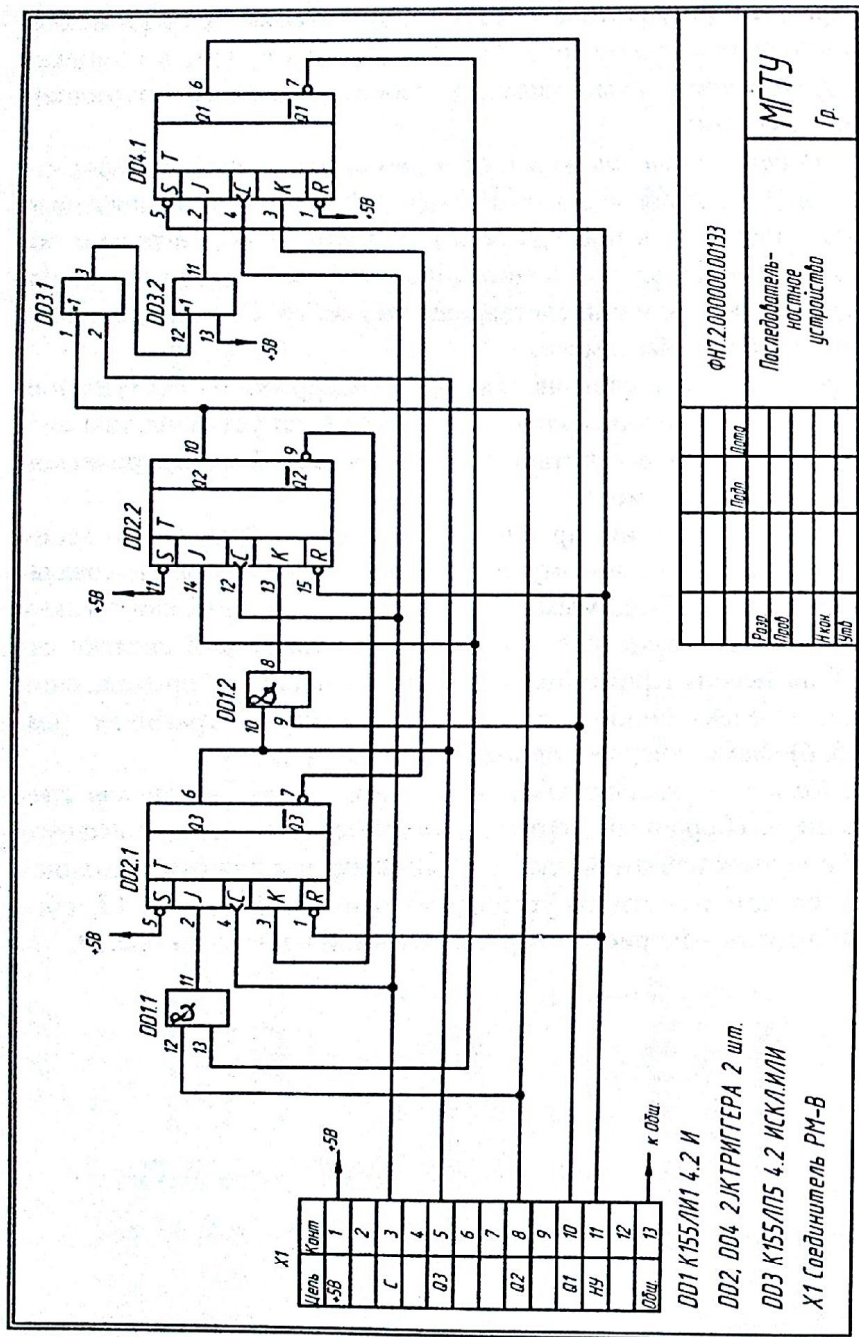
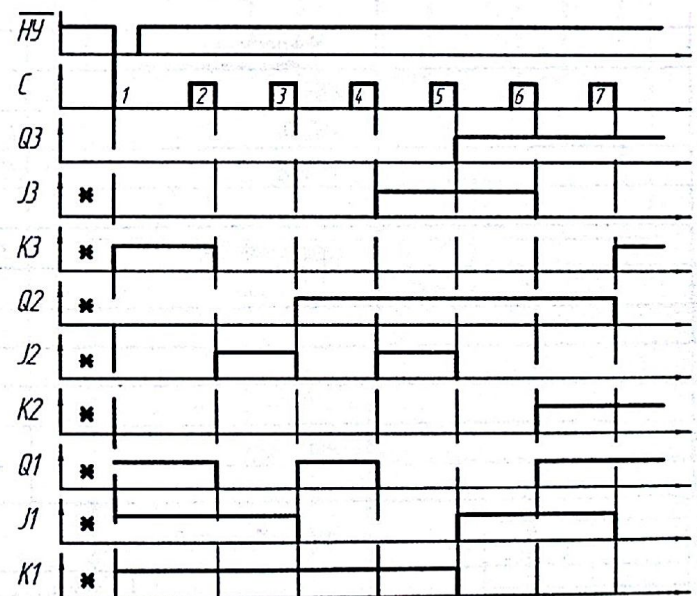


Рис. 15. Электрическая принципиальная схема

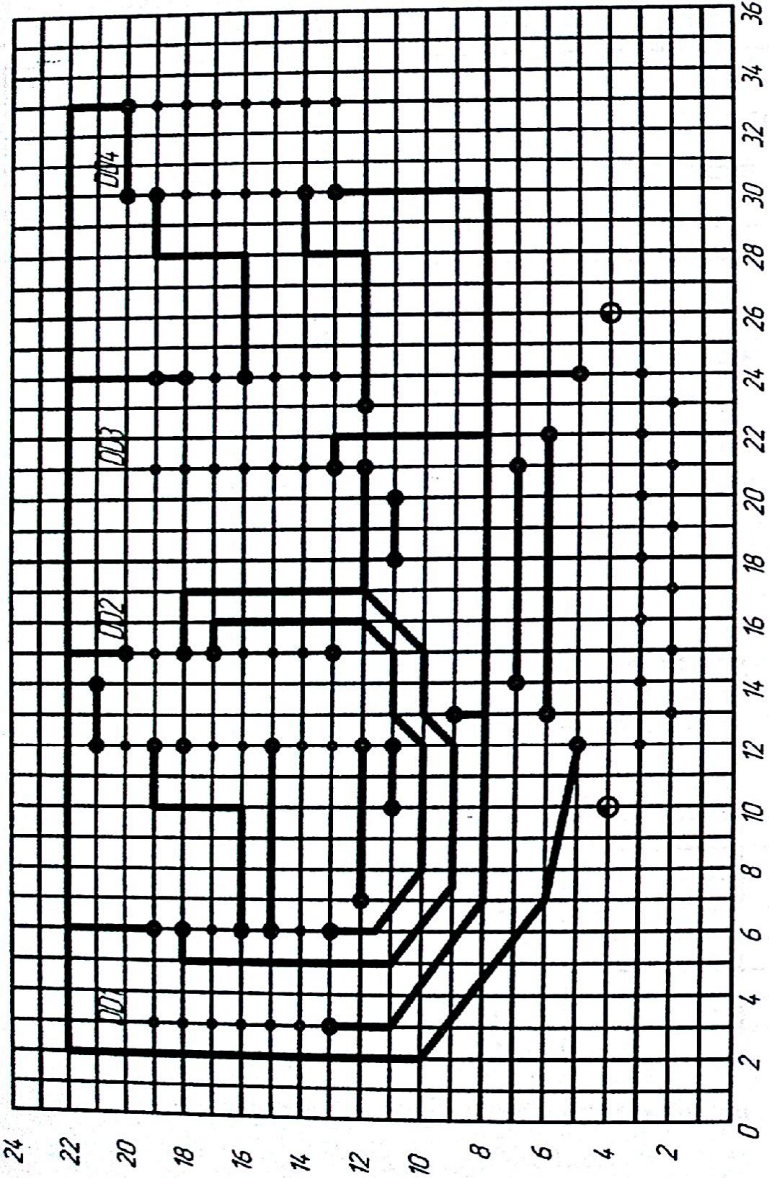
номер	C	Q3	Q2	Q1	J3	K3	J2	K2	J1	K1
исх.1	-	0	0	1	0	1	0	0	1	1
2	1	0	0	0	0	1	1	0	1	1
3	1	0	1	1	0	0	0	0	0	1
4	1	0	1	0	1	0	1	0	0	1
5	1	1	1	0	1	0	0	0	1	0
6	1	1	1	1	0	0	0	1	1	0
7	1	1	0	1	0	1	0	1	0	0

а



б

Рис. 16. Таблица расчетов (а) и графики входных и выходных сигналов (б)



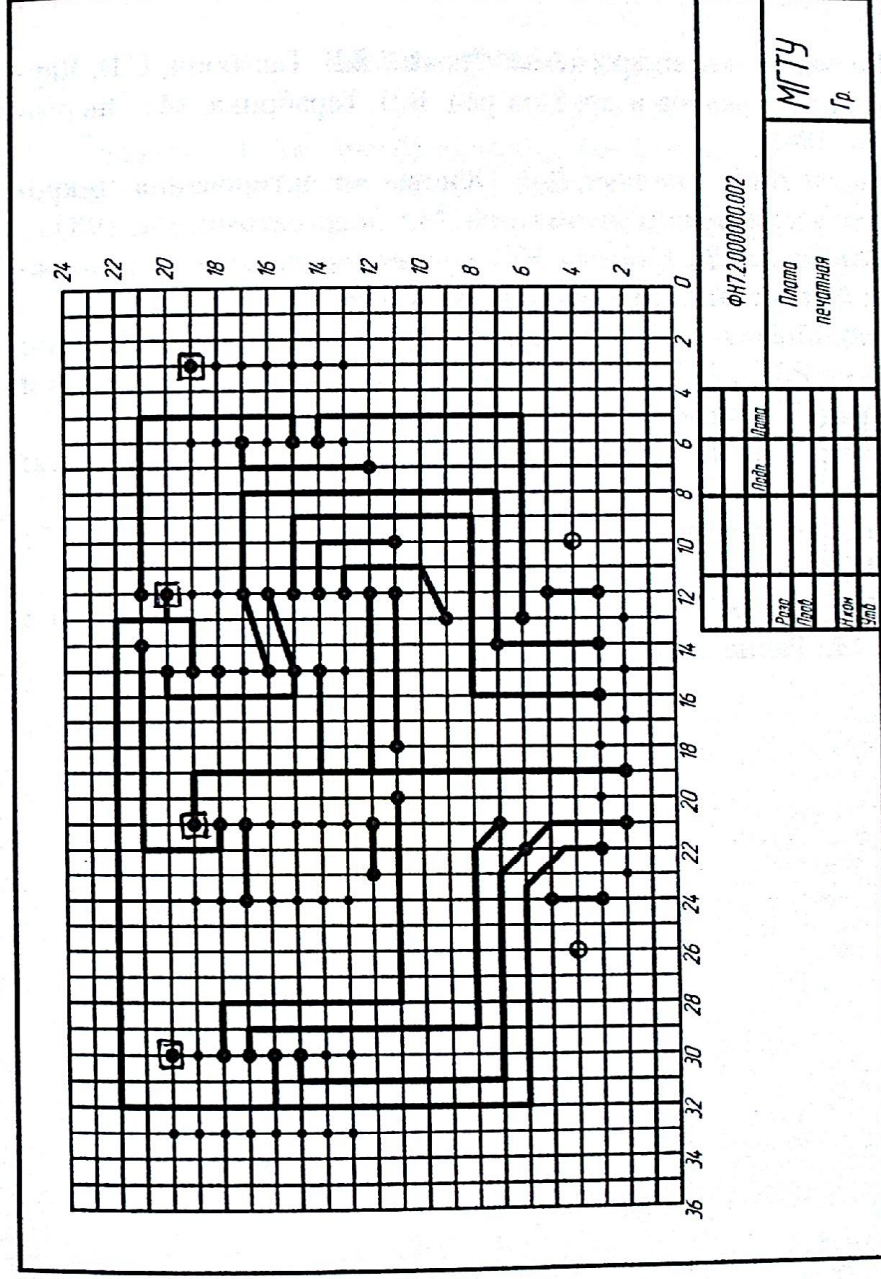
1. Шаг координатной сетки 2,5 мм.

2. Отверстия: • 0,8 мм 90 шт.

○ 0,30 мм 2 шт.

3. Надписи выгравировать трафаретом, шрифт 2,5 НО.010.007.

а



ФНТ 2.000000.002

Плата
печатная

МГТУ
Гр.

б

Рис. 19. Чертеж печатной платы:

а — сторона расположения элементов; б — обратная сторона

1. Зельдин Е.А. Цифровые интегральные микросхемы в информационно-измерительной аппаратуре. Л.: Энергоатомиздат, 1986.
2. Интегральные микросхемы: Справ. / Б.В. Тарабрин, С.В. Якубовский, Н.А. Барканов и др; Под ред. Б.В. Тарабрина. М.: Энергоатомиздат, 1985.
3. Каган Б.М., Сташин В.В. Основы проектирования микропроцессорных устройств автоматики. М.: Энергоатомиздат, 1987.
4. Левенталь Л., Сейвилл У. Программирование на языке ассемблера / Пер. с англ. М.: Радио и связь, 1987.
5. Разработка и оформление конструкторской документации: Справочник РЭА / Э.Т. Романычева, А.К. Иванова, А.С. Куликов и др.; Под ред. Э.Т. Романычевой. М.: Радио и связь, 1989.
6. Сигорский В.П. Математический аппарат инженера. Киев: Техника, 1975.
7. Токхейм Р. Основы цифровой электроники: Пер. с англ. М.: Мир, 1988.
8. Щелкунов Н.Н., Дианов А.П. Микропроцессорные средства и системы. М.: Радио и связь, 1989.

ВАРИАНТЫ ЗАДАНИЙ

Задание 1 на проектирование комбинационного устройства представлено набором цифр. Его выходной сигнал $P = 1$ при подаче на вход сигналов X_3, X_2, X_1 , сочетание которых является двоичным кодом заданных цифр. Для остальных сочетаний входных сигналов $P = 0$.

Задание 2 на проектирование последовательностного устройства также задано набором цифр и указанием, на основе какого типа триггера выполнять проектирование. Выходных сигналов устройства три: Q_3, Q_2, Q_1 . Цифры задания указывают последовательность значений этих сигналов при переходах по сигналам C . Первым поступает сигнал начальной установки, который должен обеспечить первое среди указанных сочетание сигналов Q .

Вариант 1

№ п/п	Задание 1. Проектирование комбинационного устройства	Задание 2. Проектирование последовательностного устройства	Тип элемента
1	0, 3, 6, 7	6, 1, 3, 0, 5	D
2	0, 1, 3, 6	4, 2, 3, 6, 7, 5	D
3	0, 1, 3, 4, 7	6, 4, 3, 0, 2, 1, 7	JK
4	1, 3, 4, 7	0, 2, 4, 3, 1, 6, 5, 7	JK
5	1, 2, 3, 5, 6	2, 4, 1, 3, 5, 7, 6, 0	JK
6	0, 1, 3, 6, 7	1, 7, 4, 6, 0, 3, 2	D
7	1, 2, 3, 4	1, 4, 3, 7, 6, 5, 0, 2	JK
8	0, 1, 2, 7	4, 3, 1, 6, 5, 7, 2	JK
9	0, 2, 3, 5, 7	6, 1, 3, 4, 2, 7	D
10	1, 3, 5, 6	3, 4, 5, 2, 0, 1, 7, 6	JK
11	0, 2, 3, 4, 7	6, 1, 7, 2, 3	D
12	0, 1, 2, 6, 7	3, 5, 2, 1, 0, 7, 4, 6	JK
13	2, 4, 5, 7	7, 6, 4, 5, 3, 1	D
14	0, 3, 4, 5	2, 4, 3, 7, 6, 5, 1, 0	JK
15	1, 2, 5, 6, 7	5, 6, 3, 2, 0, 1, 7, 4	JK
16	0, 3, 5, 7	5, 2, 7, 1, 3, 6	D
17	1, 3, 4, 6, 7	1, 7, 3, 6, 4, 5, 0, 2	JK
18	1, 2, 3, 4, 5	7, 6, 3, 5, 4, 2	D
19	0, 1, 5, 6	5, 6, 0, 3, 7	D
20	1, 2, 4, 5	7, 4, 3, 5, 1, 0, 2, 6	JK
21	1, 3, 4, 5, 6	3, 4, 5, 0, 7, 6	D
22	1, 2, 5, 7	4, 5, 6, 3, 2, 1, 7	JK
23	0, 1, 3, 4, 6	1, 3, 2, 5, 7, 6, 0, 4	JK
24	0, 2, 3, 4, 5	5, 3, 6, 1, 0, 2, 7, 4	JK
25	0, 4, 5, 6	7, 5, 6, 3, 4, 0, 1, 2	JK

Вариант 2

№ п/п	Задание 1. Проектирование комбинационного устройства	Задание 2. Проектирование последовательностного устройства	Тип элемента
1	1, 2, 6, 7	3, 0, 2, 1, 6, 4, 7	JK
2	2, 3, 4, 7	4, 3, 0, 6, 1, 7	D
3	1, 2, 3, 4, 6	7, 4, 6, 3, 5, 2, 1	D
4	0, 2, 5, 7	2, 3, 1, 4, 6, 7, 5, 0	JK
5	1, 2, 4, 5, 6	7, 4, 5, 3, 6, 1	D
6	2, 3, 4, 5, 6	4, 3, 1, 6, 5, 7, 0, 2	JK
7	0, 2, 3, 5	4, 5, 2, 1, 7	D
8	0, 5, 6, 7	3, 4, 2, 7, 5, 6, 0, 1	JK
9	0, 1, 2, 5, 6	6, 2, 4, 1, 3, 5, 7	D
10	0, 2, 4, 7	4, 5, 3, 1, 0, 2, 7, 6	JK
11	0, 3, 4, 5, 7	1, 6, 5, 7, 4, 3, 2	JK
12	0, 1, 4, 6, 7	6, 0, 3, 1, 2, 7	D
13	3, 4, 5, 6	3, 5, 4, 2, 1, 0, 7, 6	JK
14	2, 3, 5, 6	0, 2, 1, 4, 3, 7, 6, 5	JK
15	0, 2, 4, 5, 7	5, 6, 3, 4, 0, 1, 2, 7	JK
16	1, 2, 4, 6	4, 3, 7, 6, 5, 2, 0, 1	JK
17	0, 1, 2, 5, 6	6, 3, 2, 5, 4	D
18	2, 3, 4, 5, 7	5, 7, 6, 0, 4, 1, 3, 2	JK
19	0, 1, 4, 7	7, 6, 3, 4, 5, 2, 0	D
20	1, 4, 6, 7	2, 7, 5, 6, 0, 4, 3, 1	JK
21	0, 3, 4, 6, 7	7, 4, 2, 1, 3, 6	D
22	0, 3, 4, 6	4, 7, 0, 2, 1, 5	D
23	0, 2, 5, 6, 7	7, 4, 6, 5, 3, 0, 1, 2	JK
24	0, 1, 5, 6, 7	1, 7, 4, 5, 6, 3, 2, 0	JK
25	0, 2, 3, 6	5, 0, 4, 3, 2, 1, 7, 6	JK

Вариант 3

№ п/п	Задание 1. Проектирование комбинационного устройства	Задание 2. Проектирование последовательностного устройства	Тип элемента
1	2, 4, 5, 7	4, 3, 5, 1, 0, 7, 6, 2	JK
2	0, 5, 6, 7	5, 2, 3, 1, 4, 6, 7	D
3	0, 2, 4, 5, 7	1, 2, 7, 4, 6, 5, 0	D
4	0, 2, 4, 7	5, 2, 0, 1, 7, 6, 3, 4	JK
5	2, 3, 4, 5, 7	4, 3, 2, 1, 7, 6, 5	D
6	0, 1, 2, 4	2, 1, 0, 7, 6, 3, 5, 4	JK
7	1, 3, 4, 6, 7	6, 1, 3, 4, 2, 7	D
8	0, 1, 4, 6, 7	5, 6, 0, 3, 7, 2	D
9	0, 3, 6, 7	2, 1, 6, 4, 3, 0, 2, 5	JK
10	0, 1, 3, 6	2, 7, 5, 6, 3, 4, 0, 1	JK
11	1, 3, 4, 5, 6	5, 6, 4, 3, 0, 2, 1, 7	JK
12	1, 3, 4, 7	4, 3, 5, 1, 2, 0, 7, 6	JK
13	1, 2, 3, 5, 6	5, 6, 7, 0, 1, 3	D
14	0, 1, 3, 6, 7	6, 5, 7, 4, 3, 1	D
15	1, 2, 3, 4	7, 6, 4, 5, 3, 1, 0, 2	JK
16	2, 3, 4, 7	0, 2, 4, 3, 1, 6, 5, 7	JK
17	0, 1, 2, 5, 6	6, 7, 5, 0, 4, 2, 1, 3	JK
18	1, 3, 5, 6	4, 5, 2, 1, 0, 3	D
19	0, 1, 3, 4, 6	3, 1, 2, 7, 5, 6, 0, 4	JK
20	0, 1, 5, 6, 7	3, 0, 1, 2, 7, 4, 6, 5	JK
21	1, 2, 6, 7	6, 2, 4, 1, 3, 5, 7	D
22	1, 2, 4, 5	5, 7, 0, 4, 2, 3, 1, 6	JK
23	0, 2, 3, 5, 7	3, 6, 4, 5, 0, 2, 1, 7	JK
24	0, 3, 5, 7	5, 2, 1, 4, 3, 7, 6	D
25	0, 1, 2, 6, 7	6, 1, 3, 0, 2, 4	D

Вариант 4

№ п/п	Задание 1. Проектирование комбинационного устройства	Задание 2. Проектирование последовательностного устройства	Тип элемента
1	0, 2, 3, 5	7, 6, 3, 5, 2, 0, 1	D
2	0, 1, 2, 7	4, 3, 7, 6, 5, 2, 0, 1	JK
3	1, 3, 5, 6	7, 4, 5, 6, 3, 2	D
4	1, 2, 5, 7	1, 7, 4, 6, 0, 3	D
5	1, 2, 5, 6, 7	7, 4, 6, 3, 5, 2, 1, 0	JK
6	0, 3, 4, 5, 7	4, 6, 7, 5, 0, 2, 3, 1	JK
7	1, 2, 3, 4, 5	6, 4, 1, 3, 2, 5	D
8	0, 1, 3, 5	1, 6, 4, 3, 0, 2	D
9	0, 1, 4, 7	6, 1, 7, 2, 3	D
10	0, 3, 4, 5	3, 5, 7, 6, 0, 2, 4, 1	JK
11	0, 1, 3, 4, 7	5, 6, 0, 3, 4, 2, 7	JK
12	0, 3, 4, 6	6, 5, 7, 4, 3, 1	D
13	0, 2, 5, 6, 7	1, 0, 2, 7, 6, 4, 5, 3	JK
14	0, 2, 3, 4, 5	5, 2, 7, 1, 0, 4	D
15	0, 1, 5, 6	3, 2, 1, 7, 6, 5, 0, 4	JK
16	2, 3, 5, 6	4, 6, 5, 3, 0, 1, 2, 7	JK
17	0, 3, 4, 6, 7	7, 4, 5, 3, 6, 1, 0, 2	JK
18	0, 2, 5, 7	3, 4, 1, 5, 6, 7, 0, 2	JK
19	0, 2, 3, 4, 7	3, 4, 5, 0, 1, 7	D
20	2, 3, 4, 5, 6	0, 4, 3, 1, 2, 7, 5, 6	JK
21	3, 4, 5, 6	1, 2, 3, 5, 6, 7, 0, 4	JK
22	1, 4, 6, 7	4, 6, 3, 5, 1, 2, 0, 7	JK
23	1, 2, 3, 4, 6	0, 4, 2, 1, 3, 6, 7, 5	JK
24	1, 2, 4, 6	4, 3, 0, 6, 2, 7	D
25	0, 1, 2, 5, 7	2, 3, 1, 6, 5, 7, 0, 4	JK

Вариант 5

№ п/п	Задание 1. Проектирование комбинационного устройства	Задание 2. Проектирование последовательностного устройства	Тип элемента
1	1, 3, 4, 7	3, 7, 6, 5, 2, 4, 0, 1	JK
2	1, 2, 3, 5, 6	6, 5, 7, 0, 2, 4, 3, 1	JK
3	1, 2, 4, 5, 6	7, 4, 6, 5, 3, 0	D
4	0, 3, 6, 7	6, 5, 0, 2, 1, 4, 3, 7	JK
5	0, 1, 3, 5	6, 0, 3, 1, 5, 2	D
6	0, 1, 3, 4, 7	7, 6, 3, 5, 4, 2, 1, 0	JK
7	0, 2, 4, 7	5, 1, 0, 7, 4, 3, 2, 6	JK
8	0, 2, 3, 4, 7	1, 7, 5, 6, 4, 3, 0, 2	JK
9	0, 2, 3, 6	0, 4, 3, 2, 1, 7, 6, 5	JK
10	0, 1, 4, 7	6, 3, 2, 5, 0, 4	D
11	0, 3, 4, 5	2, 0, 7, 6, 4, 3, 5, 1	JK
12	0, 2, 4, 5, 7	7, 5, 6, 3, 4, 0, 1	D
13	1, 2, 5, 7	4, 3, 0, 2, 1, 6, 7, 5	JK
14	0, 1, 3, 4, 6	1, 0, 2, 7, 4, 5, 3, 6	JK
15	0, 2, 3, 4, 5	4, 7, 0, 2, 1, 3	D
16	0, 1, 2, 6, 7	7, 4, 5, 6, 3, 2, 0	D
17	0, 1, 2, 4	2, 1, 3, 6, 7, 5, 0, 4	JK
18	1, 2, 3, 4	6, 4, 1, 3, 2, 5	D
19	1, 2, 4, 5	1, 0, 7, 4, 6, 3, 5, 2	JK
20	0, 4, 5, 6	1, 2, 7, 4, 2, 5	D
21	0, 3, 4, 6	5, 6, 7, 0, 2, 3, 4, 1	D
22	0, 1, 4, 6, 7	7, 4, 3, 1, 2, 6, 5	D
23	2, 3, 4, 5, 6	5, 6, 7, 0, 4, 1, 2, 3	JK
24	1, 3, 4, 5, 6	1, 2, 0, 7, 4, 6, 3, 5	JK
25	0, 1, 2, 5, 6	5, 6, 7, 0, 4, 1	D

Введение	3
Домашние задания	3
Правила выполнения электрической схемы	5
Элементная база	10
Печатная плата	12
Конструкторская документация	12
Примеры оформления заданий	14
Список рекомендуемой литературы	30
Приложение. Варианты заданий	31